

Original document**BEST AVAILABLE COPY****SURFACE ACOUSTIC WAVE ELEMENT**

Patent number: JP2001053577

Publication date: 2001-02-23

Inventor: MISAWA KIYOHIDE; KAWAUCHI OSAMU;  
FURUSATO HIROYUKI; UEDA MASANORI

Applicant: FUJITSU MEDIA DEVICE KK

Classification:





- international: **H01L21/60; H01L23/48; H03H9/02; H03H9/05;  
H03H9/10; H03H9/25; H03H9/64; H01L21/02;  
H01L23/48; H03H9/00; H03H9/02; H03H9/05; (IPC1-7):  
H03H9/25; H01L21/60; H03H9/64**

- european:

Application number: JP19990227429 19990811

Priority number(s): JP19990227429 19990811

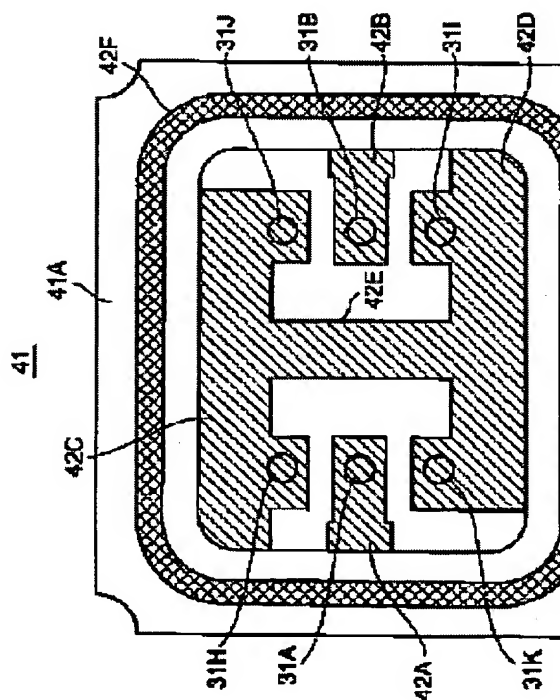
Also published a

 EP1076414  
 US6417574  
 EP1076414  
 CN1134105

View INPADOC patent familyReport a data error**Abstract of JP2001053577**

**PROBLEM TO BE SOLVED:** To realize reduction in size and satisfactory characteristics by forming recessed parts for housing a piezoelectric substrate at a bottom part and a sidewall part, allowing the bottom part to carry a wiring pattern electrically connected with an electrode pattern and electrically connecting a first ground pattern and a second ground pattern including the wiring pattern.

**SOLUTION:** A wiring pattern 41A includes an inputting pad 42A for an input bump electrode 31A to contact with, an outputting pad 42B for an output bump electrode 31B to contact with, a ground pad 42C for ground bump electrodes 31H, 31J to contact and a ground pad 42D for a ground bump electrode 31I and a dummy bump electrode 31K to contact, when a piezoelectric substrate is flip-chip-mounted. The pad 42C and the pad 42D are connected by a conductive pattern 42E. A conductive seal ring 42F consisting of the pattern 42E is formed continuously on the part 41A so as to surround the pads 42A to 42D.

Data supplied from the *esp@cenet* database - Worldwide

Description of corresponding document: **EP1076414**

## CROSS-REFERENCE TO RELATED APPLICATION

[0001] The present application is based on Japanese priority application No.11-227429 filed on Aug 1999, the entire contents of which are hereby incorporated by reference.

## BACKGROUND OF THE INVENTION

[0002] The present invention generally relates to surface-acoustic-wave devices and more particularly surface-acoustic-wave device for flip-chip mounting.

[0003] Surface-acoustic-wave devices hereinafter designated as SAW devices are used extensively in various electronic apparatuses having a high-frequency circuit, including portable telephone sets, wireless telephone sets, and various radio sets. By using a surface-acoustic-wave device, it becomes possible to reduce the weight and size of these electronic apparatuses.

[0004] On the other hand, the demand for size and weight reduction is still continuing in electronic apparatuses and hence in the SAW devices used therein. In the case of SAW devices, the size reduction is to be achieved so as to avoid deterioration of attenuation characteristic outside the pass-band.

[0005] FIG.1 shows an equivalent circuit diagram of a SAW filter of a related art having a ladder-type construction, while FIG.2 shows the actual construction of the SAW filter of FIG.1 in a cross-sectional view.

[0006] Referring to FIG.1, the ladder-type SAW filter includes resonators 13 and 14 connected in series and interposed between an input terminal 11 and an output terminal 12, and there are provided parallel resonators 15, 16 and 17 respectively shunting a signal path between the input terminal 11 and the SAW filter 13, a signal path between the SAW filters 13 and 14, and a signal path between the SAW filter 14 and the output terminal 12, to the ground. These resonators 13 -17 are formed on a common piezoelectric substrate 10 of a LiTaO<sub>3</sub> or LiNbO<sub>3</sub> single crystal.

[0007] FIG.2 shows the piezoelectric substrate 10 in the state that the piezoelectric substrate 10 is mounted on a filter package 20.

[0008] Referring to FIG.2, the filter package 20 includes a bottom part 21A covered by a conductor film 21a and a side wall part 21B, wherein the bottom part 21A and the side wall part 21B form together a depression 21C. Thus, the piezoelectric substrate 10 is accommodated in the depression 21C in such a manner that the piezoelectric substrate 10 is mounted on the conductor film 21a covering the bottom part 21A in a face-up state by way of an adhesive layer 21b. Thus, an electrode pattern corresponding to the equivalent circuit diagram of FIG.1 is formed on the top principal surface of the piezoelectric substrate 10. Further, wiring patterns 21c and 21d are formed on the top surface of the side wall part 21B, and the electrode pattern on the substrate 10 is connected to the wiring patterns 21c and 21d via respective bonding wires 22A and 22B.

[0009] It should be noted that the SAW device 20 of FIG.2 further includes a frame part 21D on the top surface of the side wall part 21B so as to expose the wiring patterns 21c and 21d, and a metal cap 23 provided on the frame part 21D. The metal cap 23 is connected to the ground pads 21e and 21f provided on the bottom surface of the bottom part 21A via respective ground patterns 22e and 22f formed on the

part 21C. Further, the wiring patterns 21c and 21d on the side wall part 21B are connected also elect to corresponding electrodes that are provided on the bottom surface of the bottom part 21A.

[0010] In the filter package 20 of FIG.2, the bonding wires 21D and 21E are used for electrical conn between the SAW device on the piezoelectric substrate 10 and the wiring patterns 21c and 21d. In order to accommodate such bonding wires, the SAW device of FIG.2 has used the frame part 21C, while such construction inevitably increases the height of the SAW package 20 and thus contradicts with the requirement of size reduction of SAW devices.

## SUMMARY OF THE INVENTION

[0011] Accordingly, it is a general object of the present invention to provide a novel and useful SAW device wherein the foregoing problems are eliminated.

[0012] Another and more specific object of the present invention is to provide a SAW filter device having a compact size and simultaneously an excellent spurious suppression performance outside a pass-band.

[0013] Another object of the present invention is to provide a surface-acoustic-wave device, comprising

a piezoelectric substrate;  
an electrode pattern provided on a principal surface of said piezoelectric substrate, said electrode pattern forming a ladder-type surface-acoustic-wave filter; and  
a package body accommodating therein said piezoelectric substrate,  
said package body comprising: a bottom part carrying said piezoelectric substrate in a face-down state;  
a side wall part laterally surrounding said piezoelectric substrate on said bottom part,  
said bottom part and said side wall part forming together a depression accommodating therein said piezoelectric substrate,  
said bottom part carrying a wiring pattern for electrical connection with said electrode pattern,  
said wiring pattern including a first ground pattern and a second ground pattern in a mutually separated relationship on said bottom part, said first ground pattern and said second ground pattern being connected electrically with each other.

[0014] Another object of the present invention is to provide a surface-acoustic-wave device, comprising

a package body having a mounting surface;  
a piezoelectric substrate mounted on said mounting surface in a face-down state;  
a first electrode pattern provided on a principal surface of said piezoelectric substrate facing said mounting surface in said face-down state of said piezoelectric substrate, said first electrode pattern forming a ladder-type filter; and  
a second electrode pattern provided on said principal surface of said piezoelectric substrate, said second electrode pattern forming a double-mode-type filter;  
each of said first and second electrode patterns including a plurality of ground electrodes formed on said principal surface,  
said mounting surface carrying a first ground pattern making a contact commonly with said plurality of ground electrodes of said first electrode pattern, said mounting surface further carrying a plurality of mutually separated second ground patterns each making an electrical contact with a corresponding one of said plurality of ground electrodes of said second electrode pattern.

[0015] According to the present invention, the space needed in the SAW device of the related art at the bottom part of the package body for accommodating the bonding wires is eliminated, and the size of the SAW device is reduced successfully. By forming the first ground pattern on the package body as a part of

electrode pattern of the ladder-type filter in such a manner that the first ground pattern makes a contact with the ground electrode of an input/output shunting resonator, and by forming the second ground pattern on the package body so as to make a contact with the ground electrode of the intermediate shunting resonator shunting an intermediate signal path of the ladder-type SAW filter, and further by connecting the first ground pattern and the second ground pattern electrically, suppression of spurious components in a pass-band of the SAW filter is improved substantially. The degree of suppression of the spurious components is improved further by interposing an inductance between the first and second ground patterns and by optimizing the value of the inductance.

[0016] By forming the ground electrodes in the form of stacking of a plurality of bumps, or by forming wiring patterns on the mounting surface in the form of stacking of a plurality of conductor patterns, a problem of short circuit caused between the electrode pattern on the piezoelectric substrate and the ground pattern on the mounting surface is successfully eliminated.

[0017] The present invention is applicable also to a SAW device in which a plurality of electrode patterns including the ladder-type electrode pattern is formed on the principal surface of the piezoelectric substrate. The SAW device includes the one in which an electrode pattern corresponding to a double-mode-type is provided on the principal surface of the piezoelectric substrate in addition to the ladder-type electrode pattern.

[0018] Other objects and further features of the present invention will become apparent from the following detailed description when read in conjunction with the attached drawings.

## BRIEF DESCRIPTION OF THE DRAWINGS

FIG.1 is an equivalent circuit diagram of a typical ladder-type SAW device;

FIG.2 is a cross-sectional diagram showing the construction of the ladder-type SAW device of FIG.1;

FIG.3 is a cross-sectional diagram showing the construction of a SAW device according to a first embodiment of the present invention;

FIG.4 is a plan view showing an electrode pattern of a ladder-type SAW filter formed on a piezoelectric substrate in the SAW device of FIG.3;

FIG.5 is a plan view showing a wiring pattern formed on a package body of the SAW device of FIG.3;

FIG.6 is a diagram showing the frequency characteristic of the SAW device of FIG.3 in comparison with the SAW device of FIG.2;

FIG.7 is a diagram showing the frequency characteristic of the SAW device of FIG.3 in comparison with another SAW device;

FIG.8 is a cross-sectional diagram showing the construction of a SAW device according to a second embodiment of the present invention;

FIG.9 is a plan view showing a wiring pattern formed on a package body of the SAW device of FIG.8;

FIG.10 is a diagram showing the frequency characteristic of the SAW filter of FIG.8;

FIG.11 is a cross-sectional diagram showing the construction of a SAW device according to a third embodiment of the present invention;

FIG.12 is a cross-sectional diagram showing the construction of a SAW device according to a fourth embodiment of the present invention;

FIG.13 is a cross-sectional diagram showing the construction of a SAW device according to a fifth embodiment of the present invention;

FIG.14 is a plan view showing an electrode pattern of a double-mode-type SAW filter formed on a piezoelectric substrate in the SAW device of FIG.13; and

FIG.15 is a plan view showing a wiring pattern formed on a package body in correspondence to the electrode pattern of FIG.14 in the SAW device of FIG.13.

## DETAILED DESCRIPTION OF THE INVENTION

## [FIRST EMBODIMENT]

[0020] FIG.3 shows the construction of a SAW device 40 according to a first embodiment of the pre invention.

[0021] Referring to FIG.3, the SAW device 40 includes a filter package body 41 and a piezoelectric substrate 30 mounted on the filter package 41. The piezoelectric substrate 30 carries an electrode pattern 31 on a bottom principal surface 30A thereof, and the piezoelectric substrate 30 is mounted on the filter package body 41 in a down state.

[0022] On the other hand, the filter package body 41 includes a bottom part 41A carrying a wiring pattern 41a and further a side wall part 41B formed on the bottom part 41A, wherein the wiring pattern 41a includes a ground pattern and the bottom part 41A and the side wall part 41B form together a depression 41C in the package body 41 such that the depression 41C accommodates therein the piezoelectric substrate 30. Thereby, the piezoelectric substrate 30 is flip-chip mounted on the wiring pattern 41a on the bottom part 41A by way of bump electrodes 31.

[0023] FIG.4 shows an example of the electrode pattern formed on the bottom surface 30A of the piezoelectric substrate 30 in correspondence to the ladder-type SAW filter represented in the equivalent circuit diagram of FIG.1. In FIG.4, those parts corresponding to the parts described previously are designated by the same reference numerals and the description thereof will be omitted.

[0024] Referring to FIG.4, the electrode pattern includes an input electrode pad 31a and an output electrode pad 31b respectively corresponding to the input terminal 11 and the output terminal 12, and are provided interdigital electrode patterns 31c and 31d respectively corresponding to the SAW resonators 13 and 14 connected in series between the input electrode pad 31a and the output electrode pad 31b. Further, the electrode pattern includes, in addition to the electrode patterns 31c and 31d, a parallel interdigital electrode pattern 31e shunting the signal path between the input electrode pad 31a and the interdigital electrode pattern 31c in correspondence to the SAW resonator 15, a parallel interdigital electrode pattern 31f shunting the signal path between the interdigital electrode patterns 31c and 31d, a parallel interdigital electrode pattern 31g shunting the signal path between the interdigital electrode pattern 31d and the output electrode pad 31b. Further, the foregoing principal surface 31A carries thereon a pad 31h connected to the interdigital electrode 31e, a ground pad 31i connected to the interdigital electrode 31f, a ground pad 31j connected to the interdigital electrode pattern 31g, and a dummy electrode pad 31k. The ground pads 31h - 31j carries thereon ground bump electrodes 31H - 31J, respectively. Similarly another dummy bump electrode 31K is provided on the dummy electrode pad 31k.

[0025] FIG.5 shows an example of the wiring pattern 41a provided on the bottom part 41A of the package body 41 in correspondence to the electrode pattern of FIG.4.

[0026] Referring to FIG.5, the wiring pattern 41a includes an input pad 42A contacting the input bump electrode 31A when the piezoelectric substrate 30 is flip-chip mounted, an output pad 42B contacting the output bump electrode 31B when the piezoelectric substrate 30 is flip-chip mounted, a ground pad 42C contacting the ground bump electrodes 31H and 31J when the piezoelectric substrate 30 is flip-chip mounted, and a ground pad 42D contacting the ground bump electrode 31I and the dummy bump electrode 31K when the piezoelectric substrate 30 is flip-chip mounted, wherein the ground pad 42C and the ground pad 42D are connected with each other by a conductive pattern 42E. Further, a seal ring 42F of a conductive pattern is provided on the bottom part 41A so as to surround the pads 42A - 42E continuously.

Further, the input pad 42A and the output pad 42B are formed on the bottom part 41A in the region between the ground pads 42C and 42D.

[0027] Referring back to FIG.3 again, the side wall part 41B surround the piezoelectric substrate 30 chip mounted on the bottom part 41A. Thus, the bottom part 41A and the side wall part 41B form to a depression 41C accommodating the piezoelectric substrate 30 in the package body 41. Further, a conductive seal ring 41b is formed on the top surface of the side wall part 41B such that the seal ring is connected electrically to the ground pad 41e on the bottom surface of the bottom part 41A via a pattern 41d extending through the side wall part 41B.

[0028] Further, a conductive cap 43 typically of a metal is formed on the side wall part 41B, and the is connected electrically to the ground pad 41e on the bottom surface of the bottom part 41A via the conductive seal ring 41b on the top surface of the side wall part 41B.

[0029] As can be seen from FIG.3, the SAW device 40 of the present embodiment eliminates the space which has been necessary for accommodating the bonding wires in the SAW device 20 of FIG.2, by chip mounting the piezoelectric substrate 30 on the bottom part 41A of the package body 41. As a result, the overall height of the SAW device 20 is reduced.

[0030] FIG.6 shows the frequency characteristic of the SAW device 40 of FIG.3 in comparison with frequency characteristic of the SAW device 20 of FIG.2. In FIG.6, the frequency characteristic was measured in both cases in the state that the piezoelectric substrate is mounted on the package body and the package body is sealed by the cap. In the drawing, the frequency characteristic of the SAW device 40 of FIG.3 is represented by a continuous line, while the frequency characteristic of the SAW device 20 of FIG.2 is represented by a broken line.

[0031] Referring to FIG.6, it can be seen that the SAW device 20, which uses the bonding wires, shows slightly better off-band spurious suppression (spurious suppression outside the pass-band) in the frequency range close to the pass-band, while the SAW device 40 of FIG.3 shows a much better off-band spurious suppression in the frequency range exceeding about 3.6 GHz. In view of the fact that there tends to occur a problem of noise emission caused in a portable telephone set or radio set that uses a plural number of SAW devices due to the interference between the SAW devices, and in view of the fact that such a noise emission is predominant in the very high frequency range higher than about 3.6 GHz, the SAW device 40 of the present embodiment is quite effective for suppressing the noise.

[0032] FIG.7 shows the frequency characteristic of the SAW device 40 of FIG.3 in comparison with case in which the conductor pattern 42E connecting the ground patterns 42C and 42D is eliminated. In FIG.7, the continuous line represents the case in which the ground patterns 42C and 42D are electrically connected with each other, while the broken line represents the case in which the ground patterns 42C and 42D are isolated.

[0033] Referring to FIG.7, it can be seen that a slightly better off-band spurious suppression is obtained in the frequency range close to the pass-band frequency when the ground patterns 42C and 42D are isolated. In the frequency region exceeding about 3.6 GHz, on the other hand, it can be seen from FIG.7 that the SAW device 40 of FIG.3 provides a much better off-band suppression as compared with the SAW device 20 of FIG.2.

[0034] In view of the fact that there tends to occur a problem of noise emission caused in a portable telephone set or radio set that uses a plural number of SAW devices as a result of interference of the devices, and in view of the fact that such a noise emission is predominant in the very high frequency range higher than about 3.6 GHz, the SAW device 40 of the present embodiment is quite effective for suppressing the noise.

[SECOND EMBODIMENT]

[0035] FIG.8 shows the construction of a SAW device 50 according to a second embodiment of the invention, wherein those parts corresponding to the parts described previously are designated by the reference numerals and the description thereof will be omitted.

[0036] Referring to FIG.8, the SAW device 50 of the present embodiment has a construction similar of the SAW device 40 except that the conductor pattern 42E connecting the ground patterns 42C and on the bottom part 41A of the package body 41 is replaced with an inductance line.

[0037] FIG.9 shows the SAW device 50 of FIG.8 in plan view.

[0038] Referring to FIG.9, the inductance line 42G is formed of a zigzag conductor pattern extending the bottom part 41A, and the ground pattern 42C and the ground pattern 42D are connected with each other via the inductance formed by the zigzag conductor pattern.

[0039] FIG.10 shows the frequency characteristic of the SAW device 50 for the case the inductance line 42 is changed variously.

[0040] Referring to FIG.10, it can be seen that the off-band spurious suppression of the SAW device changes variously depending on the value of inductance of the line 42G and that the off-band spurious suppression is improved in the frequency range close to the pass-band frequency of the SAW device with increasing value of the inductance. In the case the inductance of the line 42G is set to zero, on the other hand, the off-band spurious suppression is improved in the frequency range exceeding about 4

[0041] Thus, it is possible to optimize the off-band spurious suppression in the SAW device 50 of the present embodiment, by optimizing the value of the inductance of the line 42G according to the need.

### [THIRD EMBODIMENT]

[0042] FIG.11 shows the construction of the SAW filter 60 according to a third embodiment of the present invention, wherein those parts corresponding to the parts described previously are designated by the reference numerals and the description thereof will be omitted.

[0043] Referring to FIG.11, the SAW device 60 of the present embodiment has a construction similar to that of the SAW device 40 of FIG.3, except that another conductive pad 44 is formed on a contact pad 42 formed on the bottom surface of the package body 41. It should be noted that the contact pad 42 includes the contact pads 42A - 42D described previously with reference to FIG.5 and that the conductive pad 44 is formed in correspondence to the region in which the bump electrodes 31A, 31B and 31H - 31K on the piezoelectric substrate 30 make a contact (designated in FIG.11 collectively by a reference numeral 31). See also FIG.4. In the illustrated example, the bump electrode 31 has a construction in which two bump electrodes are stacked.

[0044] For example, the pads 42 and the conductive pads 44 may be formed by a conductive layer in which a Ni layer is sandwiched by a pair of Au layers. Alternatively, the pads 42 and the conductive pads 44 may be formed by a Cu layer. Further, each of the bump electrodes 31 may be formed of Au.

[0045] In the SAW device 60 of FIG.11, the separation between the principal surface 30A of the substrate 30 and the bottom surface 41A of the package body 41 is increased as a result of the formation of the conductive pad 44 on the pad 42 or as a result of the multiple layer construction of the bump electrodes 31. Thereby, the risk of short circuit between the conductor pattern on the substrate 30 and the wiring pad on the bottom surface 41A is reduced.

#### [FOURTH EMBODIMENT]

[0046] FIG.12 shows the construction of the SAW device 70 according to a fourth embodiment of the present invention, wherein those parts corresponding to the parts described previously are designated the same reference numerals and the description thereof will be omitted.

[0047] Referring to FIG.12, the bottom principal surface 30A of the piezoelectric substrate 30 is now divided into a region 301 and a region 302, and the electrode pattern of the ladder-type filter described previously with reference to FIG.4 is formed on each of the foregoing regions. Further, a wiring pattern (41a)1 corresponding to the region 301 and a wiring pattern (41a)2 corresponding to the region 302 are formed on the bottom surface 41A of the package body 41 with a mutually isolation. The ladder-type filter formed in the region 301 and the ladder-type filter formed in the region 302 may have respective, mutually different off-band spurious suppression characteristics.

[0048] It should be noted that each of the wiring patterns (41a)1 and (41a)2 includes the contact pad 42D explained with reference to FIG.5 and the contact pads 42C and 42D are connected with each other electrically.

[0049] Thus, according to construction of the SAW filter 70 of the present embodiment, it is possible to form a plurality of filter elements having respective, different pass-band characteristics in a common package body. Thereby, by connecting the ground electrodes commonly in each of the regions 301 and 302, it is possible to improve the off-band spurious suppression substantially in the very high frequency range much higher than the pass-band frequency. By separating the ground electrode in each of the regions 301 and 302, it is possible to improve the isolation between the filter elements.

#### [FIFTH EMBODIMENT]

[0050] FIG.13 shows the construction of a SAW device 80 according to a fifth embodiment of the present invention, wherein those parts corresponding to the parts described previously are designated by the same reference numerals and the description thereof will be omitted.

[0051] Referring to FIG.13, the bottom principal surface 30A of the piezoelectric substrate 30 is divided into the regions 301 and 302 similarly to the SAW device 70 of FIG.12, and the region 301 is formed with the ladder-type electrode pattern explained with reference to FIG.4 similarly to the previous embodiment. In the present embodiment, on the other hand, an electrode pattern corresponding to a double-mode filter shown in FIG.14 is formed on the region 302.

[0052] Referring to FIG.14, an input electrode pad 31l and an output electrode pad 31m are formed on the region 302 and an input interdigital electrode pair  $T_{in}$  is formed in electrical connection with the input electrode pad 31l. Further, a pair of further input interdigital electrode pairs  $S_{in}$  are formed at both lateral sides of the interdigital electrode pair  $T_{in}$  on the propagation path of the surface acoustic wave excited by the interdigital electrode pair  $T_{in}$ . Further, a pair of reflectors  $R_{in}$  are disposed at further outer sides of the interdigital electrode pair  $T_{in}$ .

[0053] On the region 302, there is further provided an output-side interdigital electrode pair  $T_{out}$  in electrical connection with the output electrode pad 31m, and a pair of further output interdigital electrode pairs  $S_{out}$  are provided on the propagation path of the surface acoustic wave at both lateral sides of the interdigital electrode pair  $T_{out}$ . The output interdigital electrode pairs  $S_{out}$  are driven by an output signal of the interdigital electrode pairs  $S_{in}$ , and the surface acoustic wave thus excited by the interdigital electrode pairs  $S_{out}$  drives the interdigital electrode pair  $T_{out}$  formed there between. The output of the interdigital electrode pair  $T_{out}$  is then supplied to the output electrode pad 31m.



[0054] In the double-mode-type filter of the foregoing construction, a ground electrode 31t is formed in the region 31e in correspondence to the interdigital electrode pair Tin and a ground electrode 31n is formed in correspondence to the interdigital electrode pair Sin. Further, a ground electrode 31s is formed in correspondence to the interdigital electrode pair Tout and a ground electrode 31p or 31q is formed in correspondence to the interdigital electrode pair Sout. Further, bump electrodes 31L - 31Q, 31S and 31T are formed on the corresponding electrodes 31l - 31q, 31s and 31t, respectively.

[0055] FIG.15 shows the wiring pattern formed on the bottom part 41A of the package body 41 in correspondence to the electrode pattern of the double-mode-type filter of FIG.14 formed on the piezoelectric substrate.

[0056] Referring to FIG.15, it can be seen that the part of the bottom part 41A corresponding to the region 302 of the piezoelectric substrate 30 carries an input pad 42H for contact with the input bump electrode 31L, an output pad 42I for contact with the output bump electrode 31M, a first ground pad 42J for contact with the ground bump electrodes 31N, 31P and 31S, and a second ground pad 42K for contact with the ground bump electrodes 31O, 31Q and 31T, and the pads 42H - 42K are surrounded by a seal ring 42F similar to the seal ring 42F explained previously.

[0057] In the wiring pattern for such a double-mode-type filter, it should be noted that the first ground pad 42J and the second ground pad 42K are formed in a mutually isolated state, and no wiring pattern is formed on the bottom part 41A for electrical connection between the ground pads 42J and 42K. In correspondence to the mutually isolated wiring patterns (41a)3 and (41a)4 are formed in the part of the bottom part 41A corresponding to the region 302 in place of the wiring pattern (41a)2 of FIG.12.

[0058] Other aspects of the SAW device 30 of the present embodiment are similar to those described previously and description thereof will be omitted. In the SAW device 80, too, it should be noted that the wiring pattern formed on the bottom part 41A of the package body 41 is electrically separated into a part corresponding to the ladder-type filter and a part corresponding to the double-mode-type filter. Further, interaction between these two parts are positively eliminated by shielding the respective parts by the rings 42F and 42L.

[0059] In the SAW device 80 of the present embodiment, it is possible to form a ladder-type filter and a double-mode-type filter integrally in a single package body.

[0060] Further, the present invention is not limited to the embodiments described previously but various variations and modifications may be made without departing from the scope of the invention.

Data supplied from the *esp@cenet* database - Worldwide

Claims of corresponding document: **EP1076414**

1. A surface-acoustic-wave device, comprising:

a piezoelectric substrate;  
 an electrode pattern provided on a principal surface of said piezoelectric substrate, said electrode pattern forming a ladder-type surface-acoustic-wave filter;  
 and a package body accommodating therein said piezoelectric substrate,  
 said package body comprising: a bottom part carrying said piezoelectric substrate in a face-down state;  
 a side wall part laterally surrounding said piezoelectric substrate on said bottom part, said bottom part and said side wall part forming together a depression accommodating therein said piezoelectric substrate;  
 said bottom part carrying a wiring pattern for electrical connection with said electrode pattern,  
 said wiring pattern including a first ground pattern and a second ground pattern in a mutually separated state.

relationship on said bottom part, said first ground pattern and said second ground pattern being connected electrically with each other.

2. A surface-acoustic filter device as claimed in claim 1, wherein said piezoelectric substrate carries, said principal surface, an input electrode, an output electrode, at least a pair of serially connected resonators connected between said input and output electrodes in series, an input-side parallel resonator shunting said input electrode to a ground, an output-side parallel resonator shunting said output electrode to a ground, and an intermediate parallel resonator shunting said pair of serially connected resonators commonly to a ground, an input side ground electrode grounding said input-side parallel resonator, an output-side ground electrode grounding said output-side parallel electrode, and a plurality of electrodes including an intermediate ground electrode for grounding said intermediate parallel electrode, said piezoelectric substrate being flip-chip mounted on said bottom part such that said input-side ground electrode and said output-side ground electrode make an engagement with said first ground pattern and said intermediate ground electrode makes an engagement with said second ground pattern.

3. A surface-acoustic-wave device as claimed in claim 1 or 2, wherein said side wall part has an engaging surface adapted for engagement with a conductive cap member covering said depression, said engaging surface carrying thereon a conductive seal ring engaging with said conductive cap member when said conductive cap member is mounted on said engaging surface so as to cover said depression, said conductive seal ring being electrically connected to said first and second ground patterns.

4. A surface-acoustic-wave filter as claimed in any of claims 1 to 4, wherein said first ground pattern and said second ground pattern are connected with each other electrically via an inductance.

5. A surface-acoustic-wave device as claimed in claim 4, wherein said inductance is optimized for maximum off-band spurious peak suppression.

6. A surface-acoustic-wave device as claimed in claim 4 or 5, wherein said side wall part has an engaging surface adapted for engagement with a conductive cap member covering said depression, said engaging surface carrying thereon a conductive seal ring engaging with said conductive cap member when said conductive cap member is mounted on said engaging surface so as to cover said depression, said conductive seal ring being electrically connected to one of said first and second ground patterns.

7. A surface-acoustic-wave device as claimed in any of claims 1 to 6, wherein said wiring pattern includes a stacking of a plurality of conductive layers.

8. A surface-acoustic-wave device as claimed in any of claims 1 to 7, wherein each of said plurality of electrodes includes a stacking of a plurality of bump electrodes.

9. A surface-acoustic-wave device as claimed in any of claims 1 to 8, wherein at least one of an input electrode pattern and an output electrode pattern constituting said wiring pattern is formed on a part of said bottom part between said first ground pattern and said second ground pattern.

10. A surface-acoustic-wave device, comprising:

a package body having a mounting surface;  
a piezoelectric substrate mounted on said mounting surface in a face-down state; and  
a plurality of electrode patterns each forming a ladder-type surface-acoustic-wave filter provided on principal surface of said piezoelectric substrate facing said mounting surface in a state in which said piezoelectric substrate is mounted on said mounting surface;  
each of said plurality of electrode patterns including a plurality of ground electrodes on said principal surface;  
said mounting surface carries thereon ground pattern for each of said plurality of electrode patterns, that said ground pattern makes a contact, in each of said plurality of electrode patterns, commonly with

said plurality of ground electrodes.

11. A surface-acoustic-wave device as claimed in claim 10, wherein said ground patterns corresponding to said electrode patterns are electrically isolated on said mounting surface.

12. A surface-acoustic-wave device, comprising:

a package body having a mounting surface;

a piezoelectric substrate mounted on said mounting surface in a face-down state;

a first electrode pattern provided on principal surface of said piezoelectric substrate facing said mounting surface in said face-down state of said piezoelectric substrate, said first electrode pattern forming a low-pass type filter; and

a second electrode pattern provided on said principal surface of said piezoelectric substrate, said second electrode pattern forming a double-mode-type filter;

each of said first and second electrode patterns including a plurality of ground electrodes formed on said principal surface,

said mounting surface carrying a first ground pattern making a contact commonly with said plurality of ground electrodes of said first electrode pattern, said mounting surface further carrying a plurality of mutually separated second ground patterns each making an electrical contact with a corresponding one of said plurality of ground electrodes of said second electrode pattern.

---

Data supplied from the *esp@cenet* database - Worldwide



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-53577  
(P2001-53577A)

(43) 公開日 平成13年2月23日 (2001.2.23)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	ターミナル* (参考)
H 0 3 H 9/25		H 0 3 H 9/25	Λ 5 F 0 4 4
H 0 1 L 21/60	3 1 1	H 0 1 L 21/60	3 1 1 S 5 J 0 9 7
H 0 3 H 9/64		H 0 3 H 9/64	Z

審査請求 未請求 請求項の数12 O L (全 14 頁)

(21) 出願番号 特願平11-227429

(22) 出願日 平成11年8月11日 (1999.8.11)

(71) 出願人 39806/270

富士通メディアデバイス株式会社  
長野県須坂市大字小山460番地

(72) 発明者 三沢 清秀

長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

(72) 発明者 川内 治

長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

(74) 代理人 100070150

弁理士 伊東 忠彦

最終頁に続く

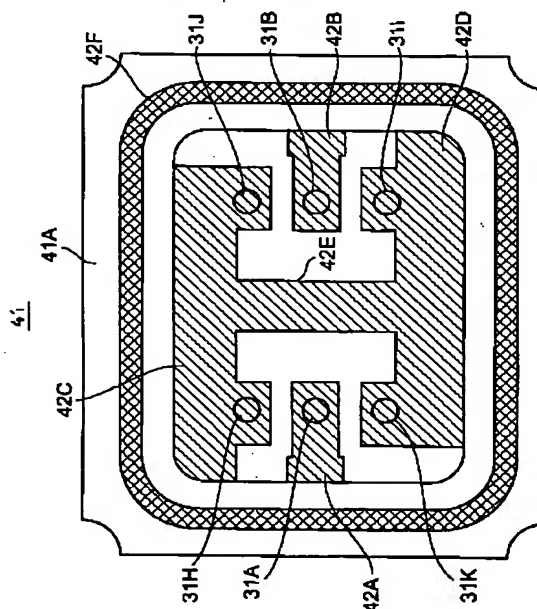
(54) 【発明の名称】 弾性表面波装置

(57) 【要約】

【課題】 ラダー型フィルタ構成を有する弾性表面波装置を、周波数特性を実質的に損なうことなく小型化する。

【解決手段】 ラダー型フィルタを形成された圧電基板をパッケージ本体上にフリップチップ法によりフェースダウン状態で実装し、その際パッケージ本体上に接地電極を共通接続する配線パターンを形成する。

図3の弾性表面波装置において、パッケージ本体上に図4の電極パターンに対応して形成される配線パターンを示す図



【特許請求の範囲】

【請求項1】 圧電基板と、

前記圧電基板の主面上に形成されたラダー型フィルタ構成を有する電極パターンと、  
前記圧電基板を収納するパッケージ本体とよりなる弾性表面波装置において、

前記パッケージ本体は、前記圧電基板をフェースダウン状態で保持する底部と、前記底部上に保持された前記圧電基板を側方から囲む側壁部とよりなり、

前記底部と前記側壁部とは、前記圧電基板を収納する凹部を形成し、

前記底部は前記電極パターンと電気的に接続される配線パターンを担持し、

前記配線パターンは、前記底部上において位置的に離れた第1の接地パターンと第2の接地パターンとを含み、  
前記第1の接地パターンと前記第2の接地パターンとは、電気的に接続されていることを特徴とする弾性表面波装置。

【請求項2】 前記圧電基板は前記主面上に、入力電極と、出力電極と、前記入力電極と出力電極との間の信号路に直列に挿入された、少なくとも一対の直列共振器と、前記入力電極を接地する入力側並列共振器と、前記出力電極を接地する出力側並列共振器と、前記一対の直列共振器を共通に接地する中間共振器と、前記入力側並列共振器を接地する入力側接地電極と、前記出力側共振器を接地する出力側接地電極と、前記中間共振器を接地する中間接地電極を含む複数の電極を備え、前記底部上に、前記入力側接地電極および出力側接地電極が前記第1の接地パターンに、前記中間接地電極が前記第2の接地パターンに係合するように、フリップチップ実装されることを特徴とする請求項1記載の弾性表面波装置。

【請求項3】 さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合された導電性シールリングが形成されており、前記導電性シールリングは、前記第1および第2の接地パターンに電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置。

【請求項4】 前記第1の接地パターンと前記第2の接地パターンとは、インダクタンスを介して電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置。

【請求項5】 さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合された導電性シールリングが形成されており、前記導電性シールリ

ングは、前記第1および第2の接地パターンの一方に、電気的に接続されていることを特徴とする請求項4記載の弾性表面波装置。

【請求項6】 前記インダクタンスは、前記弾性表面波装置の帯域外減衰が最適になるように最適化されていることを特徴とする請求項5記載の弾性表面波装置。

【請求項7】 前記配線パターンは、複数の導電層の積層よりなることを特徴とする請求項1〜6のうち、いずれか一項記載の弾性表面波装置。

【請求項8】 前記複数の電極の各々は、複数のバンパ電極を積層した構成を有することを特徴とする請求項1〜7のうち、いずれか一項記載の弾性表面波装置。

【請求項9】 前記底部上、前記第1の接地パターンと前記第2の接地パターンとの間の部分には、前記配線パターンを構成する入力電極パターンと出力電極パターンのすくなくとも一方が形成されていることを特徴とする請求項1記載の弾性表面波装置。

【請求項10】 実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、

前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、各々ラダー型フィルタ構成を有する少なくとも一の電極パターンとよりなる弾性表面波装置において、  
前記各々の電極パターンは、前記主面上に形成された複数の接地電極を含み、

前記実装面上には、前記複数の接地電極に共通にコンタクトする接地パターンが、各々の電極パターンに対応して形成されていることを特徴とする弾性表面波装置。

【請求項11】 前記実装面上において、前記各々の電極パターンに対応した接地パターンは、相互に電気的に分離していることを特徴とする請求項10記載の弾性表面波装置。

【請求項12】 実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、

前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、ラダー型フィルタ構成を有する第1の電極パターンと、

前記圧電基板の前記主面上に形成された、ダブルモード型フィルタ構成を有する第2の電極パターンとよりなる弾性表面波装置において、

前記第1および第2の電極パターンの各々は前記主面上に複数の接地電極を担持し、前記実装面上には、前記複数の接地電極に対して共通にコンタクトする第1の接地パターンが前記第1の電極パターンに対応して、また前記複数の接地電極に対して電気的に互いに分離してコンタクトする第2の接地パターンが前記第2の電極パターンに対応して形成されていることを特徴とする弾性表面波装置。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は一般に弾性表面波装置に係り、特にフリップチップ実装される弾性表面波装置に関する。弾性表面波装置は、携帯電話やコードレス電話、あるいは無線機などの高周波回路を含む電子装置に広く使われている。弾性表面波装置は、これらの電子装置のサイズおよび重量の減少に大きく貢献している。

【0002】一方これらの電子装置には、サイズおよび重量のさらなる減少が要求されており、そのために弾性表面波装置にも、厳しい小型化の要求が課せられている。ただし、かかる小型化に当たり、弾性表面波装置の帯域外減衰特性が劣化することがあってはならない。

## 【0003】

【従来の技術】図1は、従来のラダー構成の弾性表面波フィルタの等価回路図を、また図2は図1の弾性表面波フィルタの構成を示す。図1を参照するに、ラダー型弾性表面波フィルタは、入力端子11と出力端子12との間に直列に挿入された直列共振器13および14と、前記入力端子11と共振器13との間の信号路を分岐・接地する入力側並列共振器15、前記直列共振器13と前記直列共振器14との間の信号路を分岐・接地する中間並列共振器16、さらに前記直列共振器14と出力端子12との間の信号路を分岐・接地する出力側並列共振器17とよりなり、これらの共振器13～17は、LiTaO<sub>3</sub>、単結晶あるいはLiNbO<sub>3</sub> 単結晶等の圧電結晶よりなる共通の圧電基板10上に形成される。

【0004】図2は、かかる圧電基板10をフィルタパッケージ20上に実装した状態を示す。図2を参照するに、前記フィルタパッケージ20は、導体膜21aにより覆われた底部21Aと、側壁部21Bとを有し、前記底部21Aと前記側壁部21Bとにより凹部21Cを画成されたパッケージ本体21よりなり、前記底部21A上には前記導体膜21aを隔てて前記圧電基板10が、接着剤層21bにより、いわゆるフェースアップ状態で実装される。すなわち、図1の等価回路に対応する弾性表面波装置の電極パターンが、前記圧電基板10の上主面に形成される。さらに前記側壁部21Bの上面には配線パターン21c、21dが形成され、前記配線パターン21cに前記基板10上の電極がボンディングワイヤ22A、22Bにより接続される。

【0005】さらに前記側壁部21Bの上面には前記配線パターン21c、21dが露出するように杵状部21Dが形成され、前記杵状部21D上にはメタルキャップ23が形成される。前記メタルキャップ23は前記杵状部21C上の接地パターン22e、22fを介して、前記底部21Aの下面に形成された接地パッド21e、21fに電気的に接続される。また、同様に前記側壁部21B上の配線パターン21c、21dも、前記底部21Aの下面に形成された対応する電極パッドに電気的に接

続される。

## 【0006】

【発明が解決しようとする課題】図2のフィルタパッケージ20では、前記圧電基板10上の弾性表面波装置と前記配線パターン21c、21dとを電気的に接続するのに先に説明したようにボンディングワイヤ21D、21Eが使われるため、かかるボンディングワイヤを収容する空間を形成するために前記杵状部21Cを形成することが必要になる。しかし、このような杵状部21Cは前記パッケージ20の高さを大きくするものであり、弾性表面波装置の小型化に対して障害になる。

【0007】そこで、本発明は上記の課題を解決した新規で有用な弾性表面波装置を提供することを概括的課題とする。本発明のより具体的な課題は、サイズが減少した、しかし同時に優れた帯域外減衰特性を有する弾性表面波装置を提供することにある。

## 【0008】

【課題を解決するための手段】本発明は、上記の課題を、請求項1に記載したように、圧電基板と、前記圧電基板の主面上に形成されたラダー型フィルタ構成を有する電極パターンと、前記圧電基板を収納するパッケージ本体とよりなる弾性表面波装置において、前記パッケージ本体は、前記圧電基板をフェースダウン状態で保持する底部と、前記底部上に保持された前記圧電基板を側方から囲む側壁部とよりなり、前記底部と前記側壁部とは、前記圧電基板を収納する凹部を形成し、前記底部は前記電極パターンと電気的に接続される配線パターンを担持し、前記配線パターンは、前記底部上において位置的に離れた第1の接地パターンと第2の接地パターンとを含み、前記第1の接地パターンと前記第2の接地パターンとは、電気的に接続されていることを特徴とする弾性表面波装置により、または請求項2に記載したように、前記圧電基板は前記主面上に、入力電極と、出力電極と、前記入力電極と出力電極との間の信号路に直列に挿入された、少なくとも一対の直列共振器と、前記入力電極を接地する入力側並列共振器と、前記出力電極を接地する出力側並列共振器と、前記一対の直列共振器を共通に接地する中間共振器と、前記入力側並列共振器を接地する入力側接地電極と、前記出力側共振器を接地する出力側接地電極と、前記中間共振器を接地する中間接地電極を含む複数の電極を備え、前記底部上に、前記入力側接地電極および出力側接地電極が前記第1の接地パターンに、前記中間接地電極が前記第2の接地パターンに係合するように、フリップチップ実装されることを特徴とする請求項1記載の弾性表面波装置により、または請求項3に記載したように、さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合

された導電性シールリングが形成されており、前記導電性シールリングは、前記第1および第2の接地パターンに電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置により、または請求項4に記載したように、前記第1の接地パターンと前記第2の接地パターンとは、インダクタンスを介して電気的に接続されていることを特徴とする請求項1または2記載の弾性表面波装置により、または請求項5に記載したように、さらに前記側壁部は前記凹部を覆う導電性キャップ部材に係合するように適合された係合面を形成され、前記係合面上には、導電性キャップ部材が前記凹部を覆うように前記係合面上に装着された場合に、前記導電性キャップ部材に係合するように適合された導電性シールリングが形成されており、前記導電性シールリングは、前記第1および第2の接地パターンの一方に、電気的に接続されていることを特徴とする請求項4記載の弾性表面波装置により、または請求項6に記載したように、前記インダクタンスは、前記弾性表面波装置の帯域外減衰が最適になるように最適化されていることを特徴とする請求項5記載の弾性表面波装置により、または請求項7に記載したように、前記配線パターンは、複数の導電層の積層よりなることを特徴とする請求項1～6のうち、いずれか一項記載の弾性表面波装置により、または請求項8に記載したように、前記複数の電極の各々は、複数のバンパ電極を積層した構成を有することを特徴とする請求項1～7のうち、いずれか一項記載の弾性表面波装置により、または請求項9に記載したように、前記底部上、前記第1の接地パターンと前記第2の接地パターンとの間の部分には、前記配線パターンを構成する入力電極パターンと出力電極パターンのすくなくとも一方が形成されていることを特徴とする請求項1記載の弾性表面波装置により、または請求項10に記載したように、実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、各々ラダー型フィルタ構成を有する少なくとも一の電極パターンとよりなる弾性表面波装置において、前記各々の電極パターンは、前記主面上に形成された複数の接地電極を含み、前記実装面上には、前記複数の接地電極に共通にコンタクトする接地パターンが、各々の電極パターンに対応して形成されていることを特徴とする弾性表面波装置により、または請求項11に記載したように、前記実装面上において、前記各々の電極パターンに対応した接地パターンは、相互に電気的に分離していることを特徴とする請求項10記載の弾性表面波装置により、または請求項12に記載したように、実装面を有するパッケージ本体と、前記実装面上にフェースダウン状態で実装される圧電基板と、前記フェースダウン状態において前記実装面に対向する前記圧電基板の主面上に形成された、ラダー型フィルタ構成を有

する第1の電極パターンと、前記圧電基板の前記主面上に形成された、ダブルモード型フィルタ構成を有する第2の電極パターンとよりなる弾性表面波装置において、前記第1および第2の電極パターンの各々は前記主面上に複数の接地電極を担持し、前記実装面上には、前記複数の接地電極に対して共通にコンタクトする第1の接地パターンが前記第1の電極パターンに対応して、また前記複数の接地電極に対して電気的に互いに分離してコンタクトする第2の接地パターンが前記第2の電極パターンに対応して形成されていることを特徴とする弾性表面波装置により、解決する。

〔作用〕本発明によれば、パッケージ本体上にラダー型フィルタ構成の電極パターンを有する圧電基板をフェースダウン状態で実装することにより、従来よりボンディングワイヤを収納するために必要とされていたパッケージ本体上部の空間が不要になり、パッケージサイズを減少させることが可能になる。その際、前記パッケージ本体上に、前記ラダー型フィルタの電極パターンに含まれ、入／出力端子をシャントする入出力側並列共振器の接地電極とコンタクトするように第1の接地パターンを形成し、さらに信号路中間部をシャントする中間並列共振器の接地電極とコンタクトするように第2の接地パターンを形成し、さらに前記第1の接地パターンと第2の接地パターンとを電気的に接続することにより、帯域外減衰特性を向上させることができる。その際、前記第1および第2の接地パターンをインダクタンスを介して電気的に接続し、前記インダクタンスを最適化することにより、弾性表面波装置の帯域外減衰特性を最適化することができる。

【0009】また、本発明によれば、前記接地電極を複数のバンパの積層により形成することにより、あるいは前記実装面上の配線パターンを複数の導体パターンの積層により形成することにより、前記圧電基板上の電極パターンが前記実装面上の接地パターンと短絡する問題が回避される。さらに本発明は、前記圧電基板主面上にラダー型フィルタ構成の電極パターンを含む複数の電極パターンが形成されている弾性表面波装置に対しても適用可能である。かかる本発明が適用可能な弾性表面波装置には、前記圧電基板主面上にラダー型フィルタ構成の電極パターンとダブルモード型構成の電極パターンの両方を含む装置が含まれる。

【0010】

【発明の実施の形態】〔第1実施例〕図3は、本発明の第1実施例による弾性表面波装置40の構成を示す。図3を参照するに、前記弾性表面波装置40はフィルタパッケージ本体41と、前記フィルタパッケージ本体41上に実装された圧電基板30とを含む。前記圧電基板30はその下主面30A上に図1に示した等価回路に対応するラダー型フィルタ構成の電極パターンを担持し、前記フィルタパッケージ本体41上にフリップチップ法に



より、フェースダウン状態で実装される。

【0011】一方、前記フィルタパッケージ本体41は接地パターンを含む配線パターン41aが形成された底部41Aと、前記底部41A上に形成された側壁部41Bとを備え、前記底部41Aと前記側壁部41Bは前記パッケージ本体41中において前記圧電基板30を収納する凹部21Cを画成する。そこで、前記圧電基板30は、前記下主面30A上に形成されたバンパ電極31により、前記底部41A上の配線パターン41aにフリップチップ実装される。

【0012】図4は、前記圧電基板30の下主面30A上に形成される、図1の等価回路に対応したラダー型フィルタ構成の電極パターンの例を示す。ただし図4中、先に説明した部分には同一の参照符号を付して、説明を省略する。図4を参照するに前記電極パターンは、前記入力端子11および出力端子12にそれぞれ対応した入力電極パッド31aおよび出力電極パッド31bと、前記入力電極パッド31aと出力電極パッド31bとの間に直列に接続された、前記SAW共振器13および14にそれぞれ対応する櫛型電極パターン31cおよび31dと、前記入力電極パッド31aと前記櫛型電極パターン31cとの間の信号路をシャントする、前記SAW共振器15に対応する櫛型電極パターン31eと、前記櫛型電極パターン31cと31dとの間の信号路をシャントする、前記SAW共振器16に対応する櫛型電極パターン31fと、前記櫛型電極パターン31dと出力電極パッド31bとの間の信号路をシャントする、前記SAW共振器17に対応する櫛型電極パターン31gとよりなり、さらに前記主面31A上には前記櫛型電極パターン31eに接続される接地パッド31hと、前記櫛型電極パターン31fに接続される接地パッド31iと、前記櫛型電極パターン31gに接続される接地パッド31jと、別のダミー電極パッド31kとが形成されている。また、前記接地パッド31h～31j上には、それぞれ接地バンパ電極31H～31Jが形成されている。同様に、前記ダミーパッド31k上には別のダミーバンパ電極31Kが形成される。

【0013】図5は、前記パッケージ本体41底部41A上に、図4の電極パターンに対応して形成される配線パターン41aの例を示す。図5を参照するに、前記配線パターン41aは、前記圧電基板30がフリップチップ実装された場合に前記入力バンパ電極31Aがコンタクトする入力パッド42Aと、前記出力バンパ電極31Bがコンタクトする出力パッド42Bと、接地バンパ電極31H、31Jがコンタクトする接地パッド42Cと、接地バンパ電極31Iおよびダミーバンパ電極31Kがコンタクトする接地パッド42Dとを含み、前記接地パッド42Cと前記接地パッド42Dとは導電性パターン42Eにより接続されている。さらに、前記底部41A上には、前記パッド42A～42Eを囲むように、

導電性パターンよりなるシールリング42Fが、連続して形成されている。また、前記入力パッド42Aおよび出力パッド42Bは、前記底部41Aのうち、前記接地パッド42Cおよび42Dの間の部分上に形成される。

【0014】再び図3を参照するに、前記底部41A上には、フリップチップ実装された前記圧電基板30を囲むように側壁部41Bが形成され、その結果前記底部41Aおよび前記側壁部41Bは、前記パッケージ本体41中に、前記圧電基板を収納する凹部41Cを画成する。さらに前記側壁部の上面には導電性のシールリング41bが形成され、前記シールリング41bは前記側壁部41B中を延在する接地パターン41dを介して前記底部41A下面に形成された接地パッド41eに電気的に接続される。

【0015】さらに、前記側壁部41B上面には、典型的には金属よりなる導電性のキャップ43が形成される。前記キャップ43は、前記側壁部41B上面に形成された導電性シールリング41bを介して、前記底部41A下面の接地パッド41eに電気的に接続される。図3よりわかるように、本実施例による弾性表面波装置40は圧電基板30を前記パッケージ本体41の底部41A上にフリップチップ実装することにより、図2の従来の弾性表面波装置20で必要とされていたボンディングワイヤを収納するための空間が不要になり、高さを実質的に減少させることが可能になる。

【0016】図6は図3の弾性表面波装置40の周波数特性を、図2の弾性表面波装置20の周波数特性と比較して示す。ただし、いずれの周波数特性も、圧電基板をパッケージ本体中に実装し、キャップでシールした状態についてのものである。図中、図3の弾性表面波装置40の周波数特性は実線で、また図2の弾性表面波装置20の周波数特性は破線で示されている。

【0017】図6を参照するに、通過帯域近傍の周波数帯域ではワイヤボンディングを使った弾性表面波装置20の方が僅かに優れた帯域外減衰特性を示しているが、約3.6GHzを超えたあたりからは、図3の弾性表面波装置40の方がはるかに優れた帯域外減衰特性を示す。複数の弾性表面波装置を使った携帯電話や無線装置などではこのような超高周波帯域で、弾性表面波装置間の干渉によるノイズが発生しやすいが、本実施例の弾性表面波装置40は、かかるノイズを効果的に抑制することができる。

【0018】さらに図7は、図3の弾性表面波装置40の周波数特性を、前記接地パターン42Cと42Dとを接続する導電性パターン42Eを除去した場合の周波数特性と比較して示す。ただし図7中、前記接地パターン42Cと42Dとを電気的に共通接続した場合を実線で、分離した場合を破線で示す。図7を参照するに、通過帯域近傍の周波数帯域では接地パターン42Cと42Dを分離した場合の方が僅かに優れた帯域外減衰特性を

示しているが、約3.6GHzを超えたあたりからは、図3の弾性表面波装置40の方がはるかに優れた帯域外減衰特性を示す。複数の弾性表面波装置を使った携帯電話や無線装置などではこのような超高周波帯域で、弾性表面波装置間の干渉によるノイズが発生しやすいが、本実施例の弾性表面波装置40は、かかるノイズを効果的に抑制することができる。

〔第2実施例〕図8は、本発明の第2実施例による弾性表面波装置50の構成を示す。ただし図8中、先に説明した部分には同一の参照符号を付し、説明を省略する。

【0019】図8を参照するに、本実施例による弾性表面波装置50は、前記図3の弾性表面波装置40で使われていた、前記パッケージ本体41の底部41A上の接地パターン42Cおよび42Dを接続する導体パターン42Eを、インダクタンス線路42Gにより置き換えた構成を有する。図9は、図8の弾性表面波装置50の平面図を示す。

【0020】図9を参照するに、前記インダクタンス線路42Gは、前記底部41A上において屈曲形状に延在する導体パターンよりなり、前記接地パターン42Cと接地パターン42Dとをインダクタンスを介して接続する。図10は、図8の弾性表面波装置50において、前記線路42Gのインダクタンスを変化させた場合の周波数特性を示す。

【0021】図10を参照するに、前記弾性表面波装置50の帯域外減衰特性は、前記線路42Gのインダクタンスの値により様々に変化するが、インダクタンスの値が増大するにつれて、弾性表面波装置50の帯域近傍における帯域外減衰特性が向上する傾向があるのがわかる。一方、前記線路42Gのインダクタンスがゼロの場合には、約4GHz以上の超高周波帯域における帯域外減衰特性が向上する。

【0022】このように、本実施例による弾性表面波装置50においては、前記線路42Gのインダクタンスを最適化することにより、用途に応じて帯域外減衰特性を最適化することが可能になる。

〔第3実施例〕図11は、本発明の第3実施例による弾性表面波装置60の構成を示す。ただし図11中、先に説明した部分には同一の参照符号を付し、説明を省略する。

【0023】図11を参照するに、本実施例によれる弾性表面波装置60は図3の弾性表面波装置40と同様な構成を有するが、前記パッケージ本体41の底面上に形成される接続パッド42上に、別の導電性パッド44が形成される点で異なっている。ただし、前記接続パッド42は先に図5で説明した接続パッド42A～42Dを含み、前記導電性パッド44は、前記圧電基板30上のバンパ電極31A、31B、31H～31K（図4参照、図11中においては符号31で一括して示す）がコンタクトする領域に形成される。図示の例では、前記バ

ンパ電極31は二つのバンパ電極を積層した構造を有する。

【0024】例えば、前記接続パッド42および導電性パッド44はNi層をAu層で挟持した構造の導電体層により、あるいはCu層により形成することができる。また前記バンパ電極31の各々はAu層により形成することができる。図11の弾性表面波装置60では、前記接続パッド42上に別の導電性パッド44を形成することにより、あるいは前記バンパ電極31を多層構造とすることにより、前記基板30の主面30Aと前記パッケージ本体41の底面41Aとの間の間隔が多少増大し、前記基板30上に形成された電極パターンが前記底面41A上の配線パターンと短絡を生じる危険が実質的に減少する。

〔第4実施例〕図12は本発明の第4実施例による弾性表面波装置70の構成を示す。ただし図12中、先に説明した部分には同一の参照符号を付し、説明を省略する。

【0025】図12を参照するに、本実施例では前記圧電基板30の下主面30Aを二つの領域、すなわち領域30<sub>1</sub>と30<sub>2</sub>とに分割し、それぞれの領域に先に図4で説明したラダー型フィルタ構成の電極パターンを形成する。さらに、前記圧電基板がフリップチップ実装されるパッケージ本体41の底部41Aには、前記領域30<sub>1</sub>に対応する配線パターン(41a)<sub>1</sub>と前記領域30<sub>2</sub>に対応する配線パターン(41a)<sub>2</sub>とが、相互に分離して形成される。前記領域30<sub>1</sub>と領域30<sub>2</sub>に形成されるラダー型フィルタは、互いに異なった通過帯域特性を有していてもよい。

【0026】各々の配線パターン(41a)<sub>1</sub>および(41a)<sub>2</sub>は先に図5で説明した接続パッド42A～42Dを含み、そのうちの接地パッド42Cと42Dとは電氣的に接続されている。すなわち、図12の弾性表面波装置70では互いに同一の、あるいは異なった通過帯域特性を有する複数のフィルタ要素を同一のパッケージ本体中に形成することができる。その際、各々の領域30<sub>1</sub>、30<sub>2</sub>において接地電極を共通に電氣的に接続することにより、特に通過帯域よりもはるかに高い超高周波帯域における帯域外減衰特性を大きく向上させることができる。また、前記各々の領域30<sub>1</sub>、30<sub>2</sub>において接地電極を分離することにより、フィルタ要素間のアイソレーションが向上する。

〔第5実施例〕図13は、本発明の第5実施例による弾性表面波装置80の構成を示す。ただし図13中、先に説明した部分には同一の参照符号を付し、説明を省略する。

【0027】図13を参照するに、前記圧電基板30の下主面30Aは図12の弾性表面波装置70と同様に領域30<sub>1</sub>および30<sub>2</sub>に分割され、前記領域30<sub>1</sub>には先の実施例と同様に図4で説明したラダー型フィルタ構

成の電極パターンが形成されるが、本実施例では前記領域30<sub>2</sub>に、図14に示すダブルモード型フィルタ構成の電極パターンが形成される。

【0028】図14を参照するに、前記領域30<sub>2</sub>上には入力電極パッド311と出力電極パッド31mとが形成されており、さらに前記入力電極パッド311に接続されて入力側櫛型電極対T<sub>in</sub>が形成される。さらに前記櫛型電極対T<sub>in</sub>が励起する弾性表面波の伝搬経路上両側に一對の別の入力側櫛型電極対S<sub>in</sub>が形成され、さらにその外側に入力側反射器R<sub>in</sub>が形成される。

【0029】前記領域30<sub>2</sub>上には、さらに前記出力電極パッド31mに接続されて出力側櫛型電極対T<sub>out</sub>が形成され、さらに弾性表面波の伝搬経路上両側に一對の別の出力側櫛型電極対S<sub>out</sub>が形成される。前記一對の櫛型電極対S<sub>out</sub>は前記一對の櫛型電極対S<sub>in</sub>からの出力電気信号により駆動され、その結果励起された弾性表面波が間の櫛型電極対T<sub>out</sub>を駆動し、出力信号が前記出力電極パッド31mに得られる。

【0030】かかる構成のダブルモード型フィルタでは、前記領域31<sub>2</sub>上に前記櫛型電極対T<sub>in</sub>に対応して接地電極31tが、前記櫛型電極対S<sub>in</sub>に対応して接地電極31nあるいは31oが、また前記櫛型電極対T<sub>out</sub>に対応して接地電極31sが、前記櫛型電極対S<sub>out</sub>に対応して接地電極31pあるいは31qが形成され、前記電極311～31qおよび31s、31t上には、それぞれ対応するバンプ電極31L～31Qおよび31S、31Tが形成される。

【0031】図15は、図14の圧電基板上におけるダブルモード型フィルタ電極パターンに対応して、前記パッケージ本体41の底部41A上に形成される配線パターンを示す。図15を参照するに、前記底部41Aのうち前記圧電基板30の領域30<sub>2</sub>に対応する部分には、前記入力バンプ電極31Lがコンタクトする入力パッド42Hと、前記出力バンプ電極31Mがコンタクトする出力パッド42Iと、前記接地バンプ電極31N、31P、31Sがコンタクトする第1の接地パッド42Jと、前記接地バンプ電極31O、31Q、31Tがコンタクトする第2の接地パッド42Kとが形成され、さらに前記パッド42H～42Kは、先のシールリング42Fと同様なシールリング42Lにより囲まれている。また、かかるダブルモード型フィルタ構成のための配線パターンでは、前記第1の接地パッド42Jと第2の接地パッド42Kとは相互に分離した状態で形成され、前記底部41A上に両者を電気的に接続するパターンが形成されることはない。これに対応して、図13において前記底部41Aのうち、前記領域30<sub>2</sub>に対応する部分では、図12の配線パターン(41a)<sub>2</sub>のかわりに相互に分離した配線パターン(41a)<sub>3</sub>および(41a)<sub>4</sub>が形成される。

【0032】本実施例の弾性表面波装置80のその他の

構成は先に説明した通りであり、説明を省略する。前記弾性表面波装置80においても、前記パッケージ本体41の底部41A上に形成される配線パターンは、前記ラダー型フィルタに対応する部分とダブルモード型フィルタに対応する部分とで電気的に分離されており、しかもそれぞれが導電性のシールリング42Fあるいは42Lにより遮蔽されているため、相互に干渉が生じることがない。

【0033】本実施例の弾性表面波装置80では、単一のパッケージ本体中にラダー型構成のフィルタとダブルモード型構成のフィルタとを一体的に形成することができる。以上、本発明を好ましい実施例について説明したが、本発明はかかる特定の実施例に限定されるものではなく、特許請求の範囲に記載された要旨内において様々な変形・変更が可能である。

【0034】

【発明の効果】請求項1～8記載の本発明の特徴によれば、パッケージ本体上にラダー型フィルタ構成の電極パターンを有する圧電基板をフェースダウン状態で実装することにより、従来よりボンディングワイヤを収納するために必要とされていたパッケージ本体上部の空間が不要になり、パッケージサイズを減少させることが可能になる。

【0035】請求項2記載の本発明の特徴によれば、前記パッケージ本体上に、前記ラダー型フィルタの電極パターンに含まれ、入/出力端子をシャントする入出力側並列共振器の接地電極とコンタクトするように第1の接地パターンを形成し、さらに信号路中間部をシャントする中間並列共振器の接地電極とコンタクトするように第2の接地パターンを形成し、さらに前記第1の接地パターンと第2の接地パターンとを電気的に接続することにより、帯域外減衰特性を向上させることができる。

【0036】請求項4記載の本発明の特徴によれば、前記第1および第2の接地パターンをインダクタンスを介して電気的に接続し、前記インダクタンスを最適化することにより、弾性表面波装置の帯域外減衰特性を最適化することができる。請求項7あるいは8記載の本発明の特徴によれば、前記接地電極を複数のバンプの積層により形成することにより、あるいは前記実装面上の配線パターンを複数の導体パターンの積層により形成することにより、前記圧電基板上の電極パターンが前記実装面上の接地パターンと短絡する問題が回避される。

【0037】請求項9、10記載の本発明の特徴によれば、前記圧電基板主面上にラダー型フィルタ構成の電極パターンを含む複数の電極パターンが形成されている弾性表面波装置に対しても適用可能である。請求項11記載の本発明の特徴によれば、本発明は、前記圧電基板主面上にラダー型フィルタ構成の電極パターンとダブルモード型構成の電極パターンの両方を含む弾性表面波装置にも適用が可能である。

【図面の簡単な説明】

【図1】典型的なラダー型フィルタの等価回路図を示す図である。

【図2】従来のラダー型フィルタ構成を有する弾性表面波装置の構成を示す図である。

【図3】本発明の第1実施例による弾性表面波装置の構成を示す図である。

【図4】図3の弾性表面波装置において、圧電基板上に形成されるラダー型フィルタ構成の電極パターンの例を示す図である。

【図5】図3の弾性表面波装置において、パッケージ本体上に図4の電極パターンに対応して形成される配線パターンを示す図である。

【図6】図3の弾性表面波装置の周波数特性を、図2の弾性表面波装置の周波数特性と比較して示す図である。

【図7】図3の弾性表面波装置の周波数特性を、異なった構成の弾性表面波装置の周波数特性と比較して示す図である。

【図8】本発明の第2実施例による弾性表面波装置の構成を示す図である。

【図9】図8の弾性表面波装置において、パッケージ本体上に形成される配線パターンを示す図である。

【図10】図8の弾性表面波装置の周波数特性を示す図である。

【図11】本発明の第3実施例による弾性表面波装置の構成を示す図である。

【図12】本発明の第4実施例による弾性表面波装置の構成を示す図である。

【図13】本発明の第5実施例による弾性表面波装置の構成を示す図である。

【図14】図13の弾性表面波装置において、圧電基板上に形成されるダブルモード型フィルタ構成の電極パターンの例を示す図である。

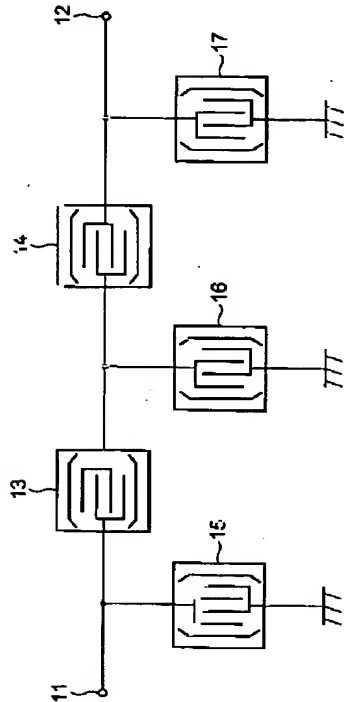
【図15】図13の弾性表面波装置において、パッケージ本体上に図14の電極パターンに対応して形成される配線パターンを示す図である。

【符号の説明】

10, 30 圧電基板  
11 入力端子  
12 出力端子  
13, 14 直列共振器  
15, 16, 17 並列共振器  
20, 40, 50, 60, 70, 80 弾性表面波装置  
21, 41A パッケージ本体  
21A 底部  
21a, 41d 接地パターン  
21b 接着剤層  
21c, 21d, 41a 配線パターン  
21e, 21f, 41e 電極パッド  
21B, 41B 側壁部  
21C, 41C 凹部  
21D ボンディングワイヤ  
22A 棒状部  
22e, 22f, 41b 導電性シールリング  
23, 43 導電性キャップ  
30A 圧電基板主面  
31, 31A, 31B, 31H~31K バンプ電極  
31a入力電極パッド  
31b出力電極パッド  
31c~31g 共振器  
31h~31j 接地パッド  
31k ダミーパッド  
(41a)<sub>1</sub>, (41a)<sub>2</sub>, (41a)<sub>3</sub>, (41a)<sub>4</sub> 配線パターン  
42A 入力パッド  
42B 出力パッド  
42C, 42D 接続パッド  
42E 導体パターン  
42F 導電性シールリング  
42G インダクタンス線路  
44 導体パターン

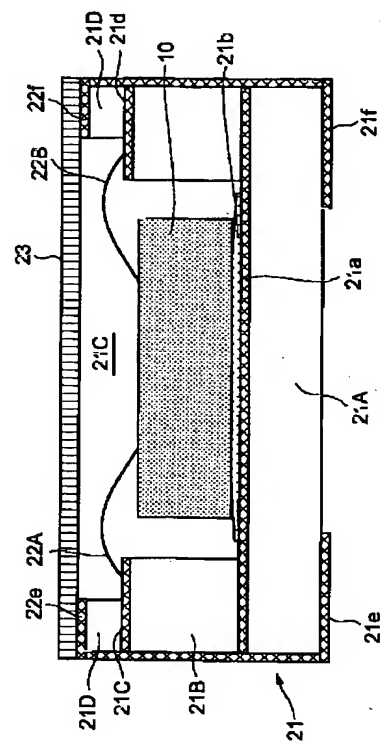
【図1】

典型的なラダー型フィルタの等価回路図を示す図



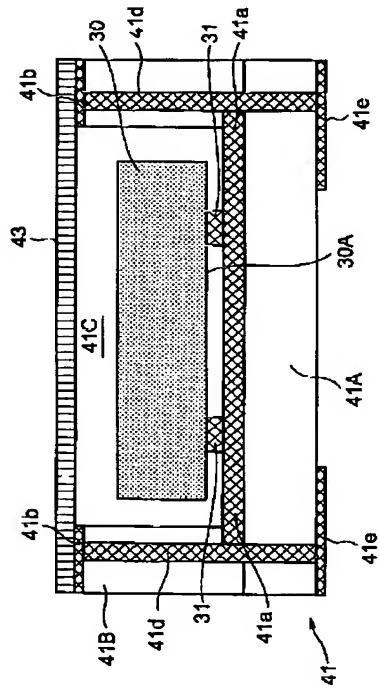
【図2】

従来のラダー型フィルタ構成を有する共振波面装置の構成を示す図



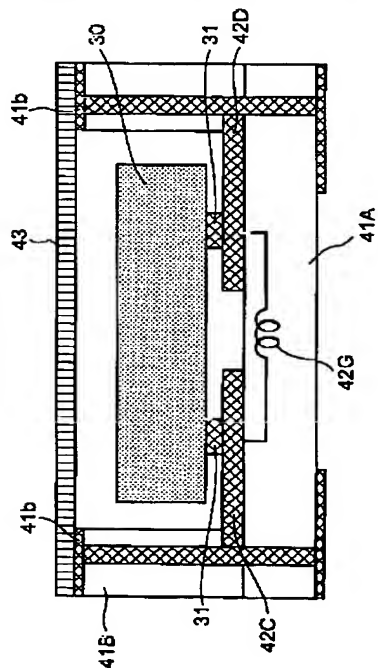
【図3】

本発明の第1実施例による弾性表面波装置の構成を示す図



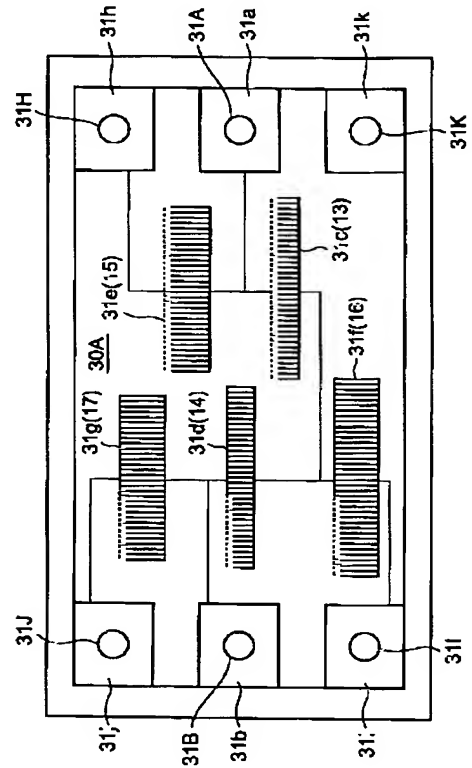
【図8】

本発明の第2実施例による弾性表面波装置の構成を示す図



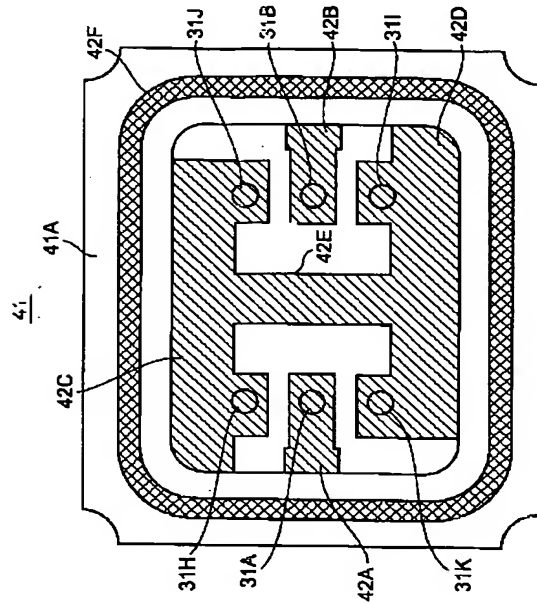
【図4】

図3の弾性表面波装置において、圧電基板上に形成されるラダー型フィルタ構成の電極パターンの例を示す図



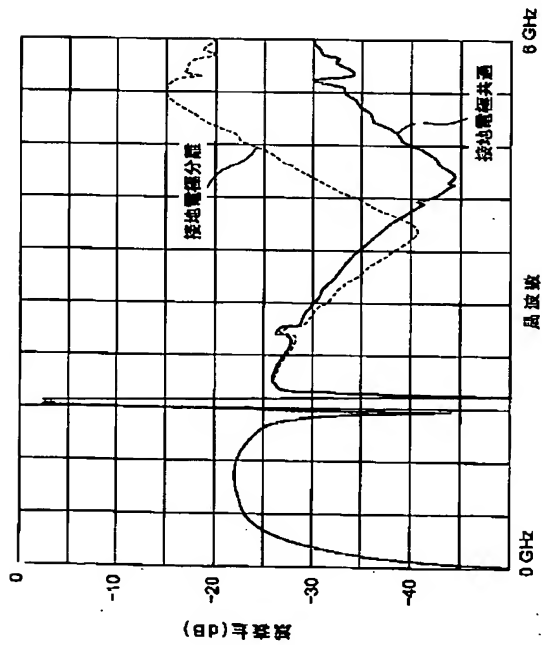
【図5】

図3の弾性表面波装置において、パッチ-ジ本体上に図4の電極パターンに対応して形成される配線パターンを示す図



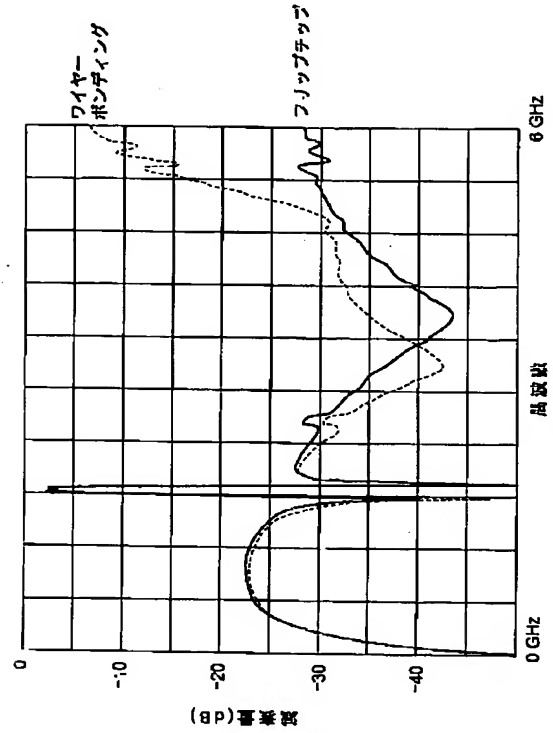
【図7】

図3の弾性表面波装置の周波数特性を、減った構成の弾性表面波装置の周波数特性と比較して示す図



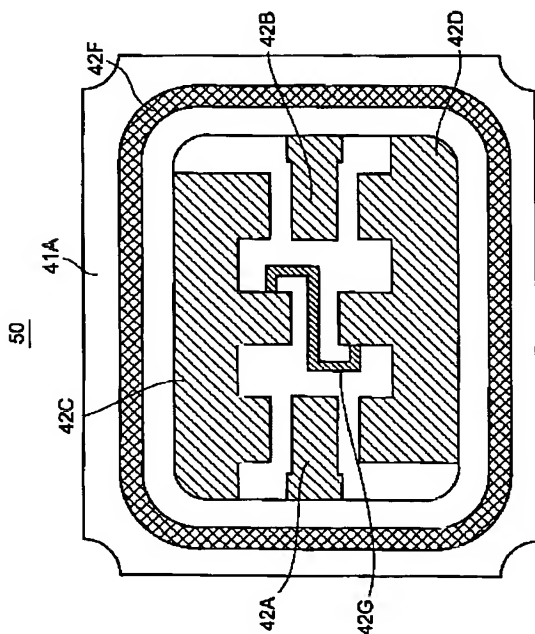
【図6】

図3の弾性表面波装置の周波数特性を、図2の弾性表面波装置の周波数特性と比較して示す図



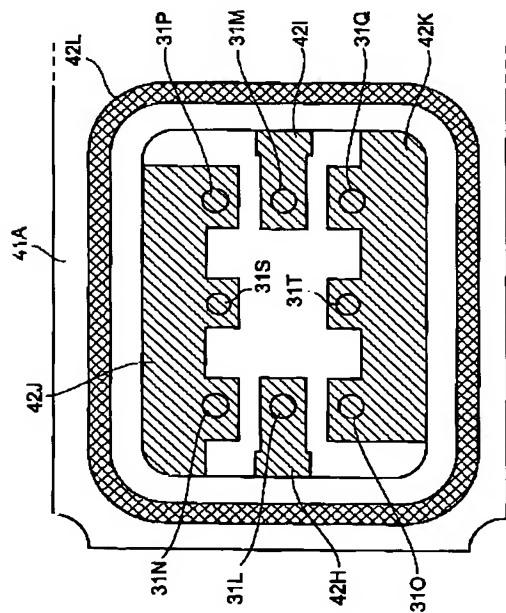
【図9】

図8の弾性表面波装置において、パッチー本体上に形成される配線パターンを示す図



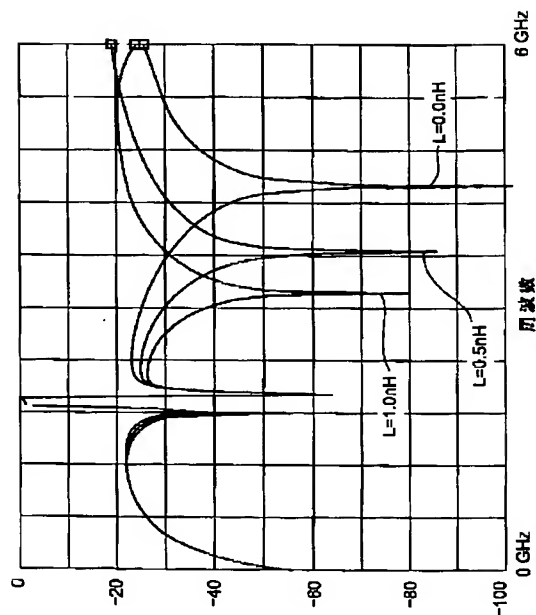
【図15】

図13の弾性表面波装置において、パッケージ本体上に図14の電極パターンに対応して形成される配線パターンを示す図



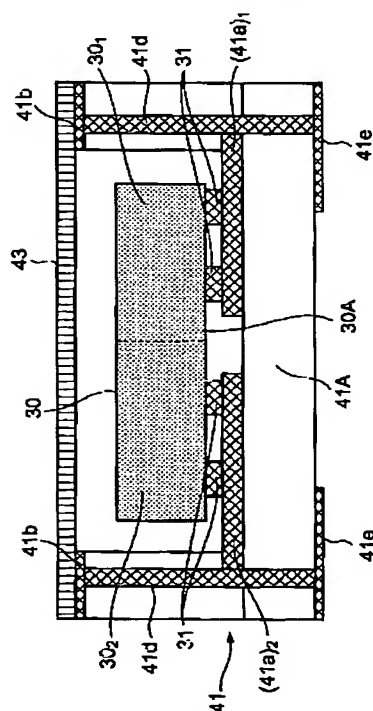
【図10】

図8の弾性表面波装置の周波数特性を示す図



【例 12】

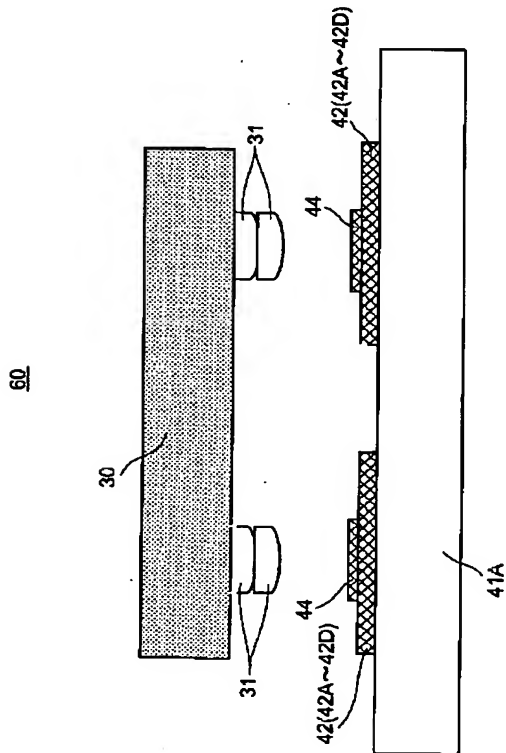
本発明の第4実施例による弾性表面波装置の構成を示す図





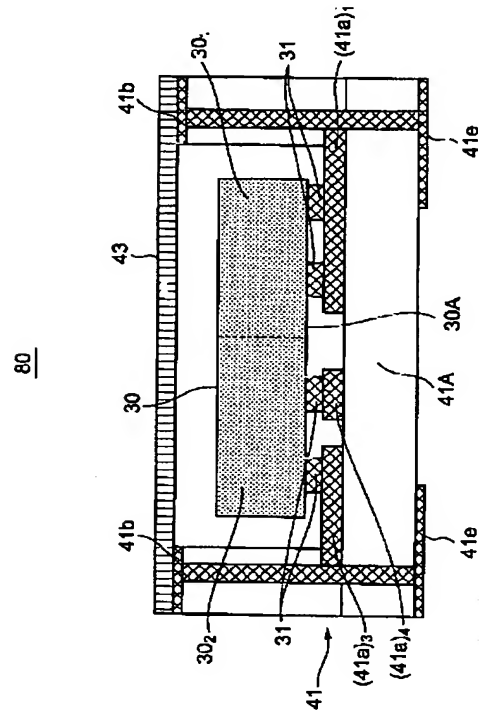
【図 1 1】

本発明の第3実施例による弾性表面波装置の構成を示す図



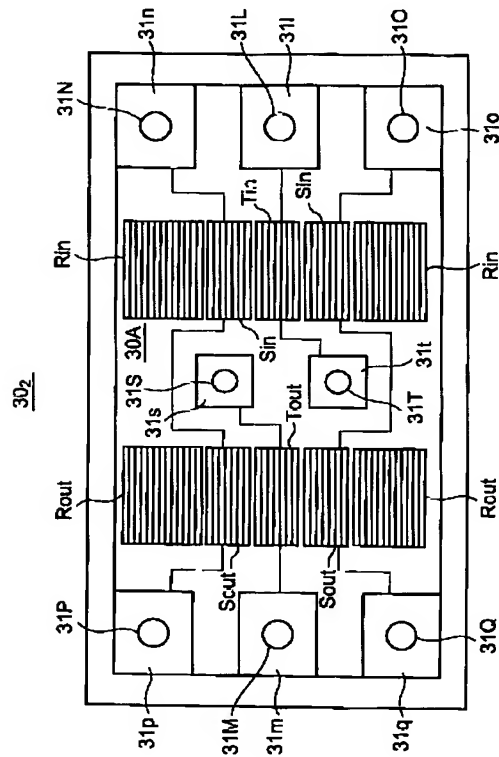
【図13】

本発明の第5実施例による弾性表面波装置の構成を示す図



【図14】

図13の弾性表面波装置において、圧電基板上に形成される  
ダブルモード型フィルタ構成の電極パターンの例を示す図



フロントページの続き

(72)発明者 古里 博之  
長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

(72)発明者 上田 政則  
長野県須坂市大字小山460番地 富士通メ  
ディアデバイス株式会社内

Fターム(参考) 5F044 KK01 QQ01  
5J097 AA16 AA17 AA29 BB11 CC02  
DD24 HA04 JJ01 JJ07 JJ08  
JJ09 KK04 KK10 LL01

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**